

JP01142680 A  
IMAGE FORMING DEVICE  
CANON INC

**Abstract:**

PURPOSE: To accurately transfer resist marks corresponding to respective image carriers by sequentially transferring the resist marks which are marks for detecting deviation in position on a carrier body between the respective transfer areas of images formed on the respective image carriers. CONSTITUTION: A synchronism circuit is combined with a mark transfer means as for resist mark images 10C, 10M, 10Y and 10BK and the resist mark images 11C, 11M, 11Y and 11BK. According to the control of the timing, said marks are accurately transferred every time or in need between the respective transfer sheets such as the transfer sheets S1WS4 continuously conveyed on a conveying belt 7. The mark transfer means for transferring the respective resist mark images formed in the respective image carriers is provided between the respective image transfer areas which are formed on the respective image carriers and continuously transferred on the conveying body 7. Thus, the resist mark image for detecting the deviation in position of respective image forming stations can be accurately transferred without providing a special transfer area.

COPYRIGHT: (C)1989,JPO&Japio

**Inventor(s):**

CHIKU KAZUYOSHI  
SATO YUKIO  
AOKI TOMOHIRO  
MURAYAMA YASUSHI  
HIROSE YOSHIHIKO  
MATSUZAWA KUNIHIKO  
UCHIDA SETSU  
KANEKURA KAZUNORI

**Application No.** 62300006 **JP62300006 JP, Filed** 19871130, **A1 Published** 19890605

**Original IPC(1-7):** G03G01501  
G03G01504 H04N00104 H04N00129

**Patents Citing This One** No US, EP, or WO patent/search reports have cited this patent.

## ⑯ 公開特許公報 (A)

平1-142680

⑯ Int.Cl.<sup>1</sup>G 03 G 15/01  
15/04  
H 04 N 1/04  
1/29

識別記号

1 1 4  
1 1 6  
1 0 4

府内整理番号

B-7256-2H  
A-7037-5C  
G-6940-5C

⑯ 公開 平成1年(1989)6月5日

審査請求 未請求 発明の数 1 (全23頁)

⑯ 発明の名称 画像形成装置

⑯ 特願 昭62-300006

⑯ 出願 昭62(1987)11月30日

⑯ 発明者	知 久 一 佳	東京都大田区下丸子3丁目30番2号	キヤノン株式会社内
⑯ 発明者	佐 藤 幸 夫	東京都大田区下丸子3丁目30番2号	キヤノン株式会社内
⑯ 発明者	青 木 友 洋	東京都大田区下丸子3丁目30番2号	キヤノン株式会社内
⑯ 発明者	村 山 泰	東京都大田区下丸子3丁目30番2号	キヤノン株式会社内
⑯ 発明者	広 澄 吉 彦	東京都大田区下丸子3丁目30番2号	キヤノン株式会社内
⑯ 発明者	松 沢 邦 彦	東京都大田区下丸子3丁目30番2号	キヤノン株式会社内
⑯ 発明者	内 田 節	東京都大田区下丸子3丁目30番2号	キヤノン株式会社内
⑯ 発明者	金 倉 和 紀	東京都大田区下丸子3丁目30番2号	キヤノン株式会社内
⑯ 出願人	キヤノン株式会社	東京都大田区下丸子3丁目30番2号	
⑯ 代理人	弁理士 小林 将高	東京都大田区下丸子3丁目30番2号	

## 明細書

## 1. 発明の名称

画像形成装置

## 2. 特許請求の範囲

(1) 像担持体の周囲に画像形成手段を有して構成される画像形成ステーションを複数備え、これらの画像形成ステーションにて形成され搬送体に転写される各のレジストマーク画像を検出する検出手段を有する画像形成装置において、各像担持体上に形成され前記搬送体に連続転写される各画像転写領域と各画像転写領域との間に前記各像担持体で形成される各レジストマーク画像を転写するマーク転写手段を具備したことと特徴とする画像形成装置。

(2) マーク転写手段は、各レジストマーク画像を搬送体に直接転写することと特徴とする特許請求の範囲第(1)項記載の画像形成装置。

(3) マーク転写手段は、各レジストマーク画像を搬送体に搬送される転写材に転写することと特徴とする特許請求の範囲第(1)項記載の画像形成装置。

## 成装置。

(4) 転写材は、中間転写材であることを特徴とする特許請求の範囲第(3)項記載の画像形成装置。

(5) 転写材は、連続紙であることを特徴とする特許請求の範囲第(3)項記載の画像形成装置。

## 3. 発明の詳細な説明

## (産業上の利用分野)

この発明は、例えばレーザビーム複写機、ファクシミリ等の電子写真方式を利用して像担持体上を露光して画像を形成する画像形成装置に係り、特に光走査手段を複数配設して多重、多色またはカラー画像を形成する装置に関するものである。

## (従来の技術)

従来より、光走査手段を複数有する画像形成装置としては、例えば第18図に示すものが知られている。

第18図は4ドラムフルカラー式の画像形成装置の構成を説明する概略図であり、101C, 101M, 101Y, 101BKはそれぞれシア

ン、マゼンタ、イエロー、ブラックの各色の画像を形成する画像形成ステーションであり、各画像形成ステーション 101C, 101M, 101Y, 101BK はそれぞれ感光ドラム 102C, 102M, 102Y, 102BK および光走査手段 103C, 103M, 103Y, 103BK さらには現像器、クリーナ等を有し、転写ベルト 106 によって矢印 A 方向に搬送される転写材 S 上に後述するシアン、マゼンタ、イエロー、ブラックの画像 104C, 104M, 104Y, 104BK を順次転写してカラー画像を形成している。

このように、複数の画像形成ステーション 101C, 101M, 101Y, 101BK を有する装置においては同一の転写材 S の同一面上に順次異なる色の像を転写するので、各画像形成ステーションにおける転写画像位置が理想位置からずれると、例えば多色画像の場合には異なる色の画像間隔のずれあるいは重なりとなり、またカラー画像の場合には色味の違い、さらに程度がひどくなると色ずれとなって現われ、画像の品質を著しく

劣化させていた。

ところで、上記転写画像の位置ずれの種類としては第 19 図 (a) に示すような転写材 S の搬送方向 (図中 A 方向) の位置ずれ (トップマージン)、第 19 図 (b) に示すような走査方向 (図中 B 方向) の位置ずれ (レフトマージン)、第 19 図 (c) に示すような斜め方向の傾きずれ、第 19 図 (d) に示すような倍率誤差ずれ等があり、実際には上記位置ずれが個別に発生するではなく、これらの位置ずれが組合せ、すなわち 4 種類のずれが重複したものが現われる。

そして、上記画像位置ずれの主な原因は、トップマージン (第 19 図 (a) 参照) の場合には、各画像形成ステーション 101C, 101M, 101Y, 101BK の画像書き出しタイミングのずれに起因して発生し、レフトマージン (第 19 図 (b) 参照) の場合には、各画像形成ステーション 101C, 101M, 101Y, 101BK の各画像の書き込みタイミング、すなわち一本の走査線における走査開始タイミングのずれに起因して

発生し、斜め方向の傾きずれ (第 19 図 (c) 参照) の場合には、走査光学系の取付け角度ずれ  $\theta_1$  (第 20 図 (a) ~ (c) 参照) または感光ドラム 102C, 102M, 102Y, 102BK の回転軸の角度ずれ  $\theta_2$  (第 21 図 (a) ~ (c) 参照) に起因して発生し、倍率誤差によるずれ (第 19 図 (d) 参照) は、各画像形成ステーション 101C, 101M, 101Y, 101BK の光走査光学系から感光ドラム 102C, 102M, 102Y, 102BK までの光路長の誤差  $\Delta L$  による、すなわち走査線長さずれ  $2 \times \delta S$  に起因 (第 22 図、第 23 図参照) して発生して発生するものである。

そこで、上記 4 種類のずれをなくするため、上記トップマージンとレフトマージンについては光ビーム走査のタイミングを電気的に調整してそれを補正し、上記傾きと倍率誤差によるずれについては、光走査手段と感光ドラム 102C, 102M, 102Y, 102BK とを装置本体に取り付ける際の取付け位置および取付け角度にずれが

ないように充分な位置調整を行ってきた。

すなわち、光走査手段 (スキーナ等) と感光ドラムとの取付け位置や取付け角度等によって変わることによって調整を行ってきた。

しかしながら、画像形成装置の使用による経時変化に伴ってトップマージン、レフトマージンは電気的に調整可能であるが、光走査手段 (スキーナ)、感光ドラム 102C, 102M, 102Y, 102BK または光ビーム光路中の反射ミラーの取付け位置調整に起因する上記傾きずれと倍率誤差に関しては調整が高精度 (1 画素が 6.2 マイクロメートル) となり、非常に調整が困難であるという問題点があった。

さらに、不確定位置ずれ要素に伴う色ずれが発生する。例えば移動体としての転写ベルトの走行安定性 (蛇行、片寄り) や感光ドラム着脱時の位置再現性、特にレーザビームプリンタの場合、ト

ップマージンとレフトマージンの不安定性等により微細で僅かな不安定な要素に起因して位置ずれを発生するといった問題が各画像形成ステーション毎に発生する。

また、画像形成装置組立時における感光体と光学系との関係も、本体の設置場所移動等による搬送動作に伴って歪が生じ、それぞれの感光体において、微妙な位置ずれが発生し、複雑、かつ困難な再調整を必要となる。

さらに、従来の電子写真装置としては比較にならないように高精度に画像を形成する、例えばレーザビームプリンタのように、1mmに16ドットの画素を形成するような装置においては、本体枠体の周囲温度による熱膨張、熱収縮による色ずれ経時変化によっても色ずれが発生するといった特殊な事情がある。

#### (発明が解決しようとする問題点)

そこで、各画像形成ステーションの画像位置ずれを精度よく検出するために搬送体、例えば転写ベルト、中間転写体、ロール紙、カット紙等の搬送体から所定量内側にマーク転写領域を設けることにより克服しようとする。

形成領域以外の領域を設定する必要があるため、感光ドラム101C、101M、101Y、101BKの幅が拡大してコストが大幅に上昇するとともに、装置自体が大型化してしまう等の幾多の問題点があった。

この発明は、上記の問題点を解消するためになされたもので、各像担持体上で形成される画像の各転写領域と各転写領域との間に位置ずれ検知マークとなるレジストマークを順次搬送体に転写させることにより、精度よく各像担持体に対応するレジストマークを精度よく転写できる画像形成装置を得ることを目的とする。

#### (問題点を解決するための手段)

この発明に係る画像形成装置は、各像担持体上に形成され搬送体に連続転写される各画像転写領域と各画像転写領域との間に各像担持体で形成される各レジストマーク画像を転写するマーク転写手段を設けたものである。

#### (作用)

この発明においては、マーク転写手段が各像担

送体に転写される各画像ステーションで形成されたレジストマークを、例えば第24図に示すように、移動する搬送ベルト120の幅方向側の端部J1、J2に図示されるような各レジストマークMM1、MM2を転写して、位置ずれ(トップマージン、レフトマージン、傾きずれ、倍率誤差)を検出しているが、上記搬送ベルト120の幅方向側端部近傍は転写紙載置範囲に比べて端部の影響を直接受け、波打ち、反り、たわみ等の現象が発生し、読み取り精度を著しく低下させてしまう。従って、検出された位置ずれに基づいて位置ずれを補正すると、誤認されたレジストマークMM1、MM2に基づいて位置ずれを補正して、初期の目的とする画像位置ずれを冗長してしまい、非常に低品位のカラー画像となってしまう等の問題も発生する。

さらに、このような事態を専用の読み取りを領域を設ける、例えば搬送ベルト幅を拡大し、端部J1、J2から所定量内側にマーク転写領域を設けることにより克服しようすると、通常の画像

持体上に形成され搬送体に連続転写される各画像転写領域と各画像転写領域との間に各像担持体で形成される各レジストマーク画像を転写する。

#### (実施例)

第1図はこの発明の一実施例を示す画像形成装置の構成を説明する斜視図であり、4ドラムフルカラー方式の画像形成装置の場合を示してある。

この図において、1C、1M、1Y、1BKはシアン、マゼンタ、イエロー、ブラックの各色の現像剤(トナー)を備えた各画像形成ステーション(ステーション)における感光ドラムである。これらの感光ドラム1C、1M、1Y、1BK(所定間隔をもって配設されている)は図中矢印方向に回転するもので、これら感光ドラム1C、1M、1Y、1BKの周囲には、一様帶電を施すための図示しない1次帶電器、画像書き込み手段(潜像形成手段)としての走査光学装置(光学走査系)3C、3M、3Y、3BK、潜像をトナーで頭像化する現像器(図示しない)、クリーナ、転写帶電器が各々配設されている。4C、

4M, 4Y, 4BKは走査ミラーで、各画像形成ステーション毎に設けられる光学走査系3C, 3M, 3Y, 3BKから発射される光を各感光ドラム1C, 1M, 1Y, 1BKに結像させる。5a, 5bは、例えばリニアステッピングモータ等で構成されるアクチュエータで、後述するマーク検出器により検知されるレジストマーク画像の検出タイミングに応じて走査ミラー4C, 4M, 4Y, 4BKを水平方向に前後移動させ、走査線傾き等を調整する。

6は例えばリニアステッピングモータ等で構成されるアクチュエータで、後述するマーク検出器により検知されるレジストマーク画像の検出タイミングに応じて走査ミラー4C, 4M, 4Y, 4BKを鉛直方向に上下移動させ、走査線の倍率誤差を調整する。7はこの発明の搬送体を構成する搬送ベルトで、矢印A方向に一定速度P(1mm/秒)で搬送される。なお、搬送体は、搬送ベルト7に限定されず、中間転写体、ロール紙、カット紙等であってもよい。

写される。レジストマーク画像10C, 10M, 10Y, 10BKは、後述する同期回路(この発明のマーク転写手段を兼ねる)のタイミング管理により搬送ベルト7上に連続して搬送される転写紙S1～S4の各転写紙間に毎回、または必要に応じて精度よく転写される。さらに、マーク検出器12は、検出した各レジストマーク画像10C, 10M, 10Y, 10BKに対応する画像データを後述する位置ずれ補正処理回路に出力する。

マーク検出器13は搬送ベルト7上の転写紙S1～S4の各転写紙間に各感光ドラム1C, 1M, 1Y, 1BKで形成されたレジストマーク11をランプ14から搬送ベルト7に照射される光の反射光をレンズ15を介して受光する。なお、レジストマーク11を構成する各画像ステーションで形成されたレジストマーク画像11C, 11M, 11Y, 11BKは、図示されるように、搬送ベルト7上に搬送方向に略平行で、かつ所定間隔で転写される。レジストマーク画像11C,

8はクリーナ部材で、搬送ベルト7に転写されたレジストマーク10, 11を回収する。9はベルト駆動モータで、搬送ベルト駆動ローラ9aに回転力を伝達し、搬送ベルト駆動ローラ9a, ベルトローラ9b, 9cに巻回される搬送ベルト7を矢印A方向に搬送する。12, 13はCCD等の電荷結合素子で構成されるマーク検出器で、ファクシミリ等で一般に使用される画像読み取りセンサと類似するもので、最終画像形成ステーションよりも下流側に設定される。

マーク検出器12は、搬送ベルト7上の転写紙S1～S4の各転写紙間に(各画像転写領域と各画像領域との間)に各感光ドラム1C, 1M, 1Y, 1BKで形成されたレジストマーク10をランプ14から搬送ベルト7に照射される光の反射光をレンズ15を介して受光する。なお、レジストマーク10を構成する各画像ステーションで形成されたレジストマーク画像10C, 10M, 10Y, 10BKは、図示されるように、搬送ベルト7上に搬送方向に略平行で、かつ所定間隔で転

11M, 11Y, 11BKは、後述する同期回路(この発明のマーク転写手段を兼ねる)のタイミング管理により搬送ベルト7上に連続して搬送される転写紙S1～S4の各転写紙間に毎回または必要に応じて精度よく転写される。さらに、マーク検出器13は、検出した各レジストマーク画像11C, 11M, 11Y, 11BKに対応する画像データを後述する位置ずれ補正処理回路に出力する。

なお、t<sub>1</sub>～t<sub>4</sub>はレジストローラ2の回転を基準として各感光ドラム1C, 1M, 1Y, 1BKに各レジストマーク画像10C, 10M, 10Y, 10BK, 11C, 11M, 11Y, 11BKを形成するまでの時間に相当する。

18C, 18M, 18Y, 18BKは、例えばフォトダイオードから構成されるビームディテクタ(BDセンサ)で、画像書き込み領域直前に各走査光学装置3C, 3M, 3Y, 3BKから走査されるレーザ光を受光して各感光ドラム1C, 1M, 1Y, 1BKの水平方向の書き出し位置を

決定する BD 信号 B D C, B D M, B D Y, B D B K を後述する同期回路に出力する。

次に第 2 ~ 第 4 図を参照しながら第 1 図に示したレジストマーク画像 10 C, 10 M, 10 Y, 10 BK, 11 C, 11 M, 11 Y, 11 BK の転写シーケンス処理について説明する。

第 2 図は、第 1 図に示した各感光ドラム 1 C, 1 M, 1 Y, 1 BK における画像転写タイミングを説明する模式図であり、第 1 図と同一のものには同じ符号を付してある。

この図において、T<sub>0</sub> は送り出しタイミングを示し、この送り出しタイミング T<sub>0</sub> に同期してレジストローラ 2 が駆動する。なお、図中の破線は各感光ドラム 1 C, 1 M, 1 Y, 1 BK に照射されるレーザ光を示す。t<sub>1</sub> は転写領域到達時間(一定)を示し、レーザ光照射位置が転写領域に到達するまでの時間に相当する。

第 3 図は、第 1 図に示した各感光ドラム 1 C, 1 M, 1 Y, 1 BK における画像書き込みタイミングを説明する模式図であり、第 1 図と同一のもの

には同じ符号を付してある。

この図において、t<sub>1</sub> ~ t<sub>4</sub> はカウント時間で、レジスト信号 RR の立上りに同期して後述するカウンタ CNT 10 にカウントされ、カウンタ CNT 10 によるカウント終了後、シアン用の画像信号に基づくレーザ書き込み信号 SYNC 1 が HIGH となる。

t<sub>2</sub> ~ t<sub>4</sub> はカウント時間で、レジスト信号 RR の立上りに同期して後述するカウンタ CNT 20 にカウントされ、カウンタ CNT 20 によるカウント終了後、マゼンタ用の画像信号に基づくレーザ書き込み信号 SYNC 2 が HIGH となる。

t<sub>3</sub> ~ t<sub>4</sub> はカウント時間で、レジスト信号 RR の立上りに同期して後述するカウンタ CNT 30 (後述するカウンタ 31, 32 から構成される) にカウントされ、カウンタ CNT 30 によるカウント終了後、イエロー用の画像信号に基づくレーザ書き込み信号 SYNC 3 が HIGH となる。

t<sub>4</sub> ~ t<sub>5</sub> はカウント時間で、レジスト信号 RR の立上りに同期して後述するカウンタ CNT 40

するゲート信号 GATE · SYNC 4 が HIGH レベルとなる。

第 5 図は画像書き込みタイミング決定回路を説明するブロック図であり、21 はクロック発生器で、カウンタ CNT 10, 20, 31, 32, 41, 42 に基準クロック CLK を送出する。なお、カウンタ CNT 10, 20 はコントローラとなる CPU 22 から出力されるレジスト信号 RR に同期して上記カウント時間 t<sub>1</sub> ~ t<sub>4</sub>, t<sub>5</sub> のカウントを開始し、カウント終了後リップルキャリーを JK 型のフリップフロップ 23, 24 の J 入力に送出する。フリップフロップ 23, 24 の K 入力には CPU 22 からリセット信号 RS が入力されるとともに、フリップフロップ 23, 24 の Q 出力からは、上記レーザ書き込み信号 (書き込みタイミング信号) SYNC 1, レーザ書き込み信号 SYNC 2 が送出され、さらにフリップフロップ 23, 24 の反転 Q 出力からは、上記レーザ書き込み信号 SYNC 1, SYNC 2 の反転出力 SYNC 11, SYNC 22 が送出される。25,

(カウンタ 41, 42 から構成される) にカウントされ、カウンタ CNT 40 によるカウント終了後、ブラック用の画像信号に基づくレーザ書き込み信号が SYNC 4 が HIGH となる。

第 4 図は各感光ドラム 1 C, 1 M, 1 Y, 1 BK における連続画像書き込みタイミングを説明する模式図であり、第 1 図および第 3 図と同一のものには同じ符号を付してある。

この図において、MARK 1 は後述する CPU から同期回路に出力されるイネーブル信号で、このイネーブル信号 MARK 1 が HIGH レベルで、かつレーザ書き込み信号 SYNC 1 が LOW レベルの場合に限ってレジストマーク画像 10 C の転写エリア決定するゲート信号 GATE · SYNC 1 が HIGH レベルとなる。

MARK 4 は後述する CPU から同期回路に出力されるイネーブル信号で、このイネーブル信号 MARK 4 が HIGH レベルで、かつレーザ書き込み信号 SYNC 4 が LOW レベルの場合に限ってレジストマーク画像 10 BK の転写エリア決定

26はトグル回路で、CPU22から出力されるレジスト信号RRをクロックポートで受信し、カウンタCNT31, 41またはカウンタCNT32, 42のいずれかをイネーブルにするイネーブル信号を出力する。

27はオアゲートで、カウンタCNT31またはカウンタCNT32のいずれか一方のリップルキャリーを後段のフリップフロップ28のJ入力にゲートする。フリップフロップ28は、Q出力からレーザ書き込み信号SYNC3を出力するとともに、反転Q出力から反転出力SYNC33を後述する同期回路に出力する。

29はオアゲートで、カウンタCNT41またはカウンタCNT42のいずれか一方のリップルキャリーを後段のフリップフロップ30のJ入力にゲートする。フリップフロップ30は、Q出力からレーザ書き込み信号SYNC4を出力するとともに、反転Q出力から反転出力SYNC44を後述する同期回路に出力する。

31はモータドライバで、レジストローラ2を

1M, 1Y, 1BKから転写されるので、各感光ドラム1C, 1M, 1Y, 1BKのレーザ書き込み位置から転写位置に到達するまでの時間(転写領域到達時間)を $\tau$ とすると、 $t_1 - \tau$ ,  $t_2 - \tau$ ,  $t_3 - \tau$ ,  $t_4 - \tau$ だけ遅延して各感光ドラム1C, 1M, 1Y, 1BKに画像信号に基づくレーザ走査を開始する。そして、レジストローラ2の駆動時間と同じ時間だけ画像が書き込まれる。

特に第1図に示したように転写紙S1～S4を連続して4枚プリントアウトする場合においては、第4図に示す画像書き込みタイミングとなる。すなわち、感光ドラム1C, 1Mに対しては第3図のタイミングと一致するシーケンスで、カウンタCNT10, 20がカウント時間 $t_1 - \tau$ ,  $t_2 - \tau$ を計時することによって書き込みタイミング信号SYNC1, 2が得られる。

しかし、感光ドラム1Y, 1BKについては、1枚目のカウント時間 $t_3 - \tau$ ,  $t_4 - \tau$ がカウントアプウする前に2枚目の転写紙S2が送り出

駆動するレジストモータ32に駆動信号を出力する。なお、CPU22は選択入力される転写紙サイズに応じてレジスト信号RRのオン時間を可変設定する。

例えば第1図に示した転写紙S1は、給送ローラ(図示しない)によってピックアップされて送り出された後、このレジストローラ2で画像先端タイミングがとられた後、レジストローラ2の回転により再度給送され始め、送り出しタイミングT<sub>0</sub>から時間 $t_1 - t_0$ 経過後には、紙先端が各々対応する感光ドラム1C, 1M, 1Y, 1BKに到達し、トナー像が第3図に示すタイミングで転写され始める。

レジストローラ2は、第5図に示したCPU22のレジスト信号RRに基づいて送り出しタイミングT<sub>0</sub>から回転を開始し、転写紙S1の大きさに応じてその転写材S1が通過するのに必要な時間(レジスト信号RRの立上り時間)が出力され、回転を行う。この送り出しタイミングT<sub>0</sub>から、時間 $t_1 - t_0$ 遅れて各感光ドラム1C,

される。

そこで、2枚目の転写紙S2が送り出される時点で、カウンタCNT32, 42が2枚目のカウント時間 $t_3 - \tau$ ,  $t_4 - \tau$ のカウントを開始する。すなわち、カウンタCNT31, 32およびカウンタCNT41, 42によりそれぞれ交互に計時すれば、2枚目以降、3枚目でも画像書き込みタイミング信号SYNC3, SYNC4が第5図に示す回路から得られる。

なお、感光ドラム1C, 1Mに対応するカウンタCNT10, 20は1つにすることができるが、感光ドラム1Y, 1BKに対応するカウンタ回路の個数はそれぞれ2つなる。これは紙サイズや感光ドラム1C, 1M, 1Y, 1BKの間隔によって決定されるが、給紙側(搬送路の上流側)ほどカウンタの数を少なくして、コストを下げる事が可能となる。

なお、上記実施例ではレジスト信号RRを基準として各カウンタCNT10, 20, 31, 32, 41, 42のカウント処理を開始したが、最

初の感光ドラム、例えば感光ドラム1Cの転写位置より上流に転写材の検出手段を設けて、その出力を基準としてもよい。

さらに、計時手段としてカウンタを用いたが、CRタイマであってもよい。

第5図は、第1図に示した感光ドラム1C, 1M, 1Y, 1BKにおける画像書き込みタイミングを決定する同期処理を説明するブロック図であり、第1図と同一のものには同じ符号を付してある。

この図において、41は画像メモリ部で、図示しない外部装置から入力されたカラー画像信号を色別に記憶する画像メモリ41C, 41M, 41Y, 41BKより構成され、後段の同期回路42C, 42M, 42Y, 42BKに対して各色のビデオ信号をそれぞれ非同期に出力する。同期回路42C, 42M, 42Y, 42BKは、第5図に示したCPU22より入力されるレフトマージン、トップマージン設定データおよび第1図に示したレジストローラ2の駆動を示すレジスト信号

回路42C, 42M, 42Y, 42BKの構成を説明する内部回路図であり、第6図と同一のものには同じ符号を付してある。

この図において、51はゲートカウンタで、アンドゲートAND1に入力されるイネーブル信号MARK1(CPU22から出力される)とレーザ書き込み信号SYNC1の反転信号SYNC11とのアンド出力でイネーブルとなり、クロックポートに入力されるBD信号BDCをカウントする。ゲートカウンタ51は、入力されるBD信号BDCを所定数カウントすると、後段のフリップフロップFF1のJ入力に対してリップルキャリーを出力し、フリップフロップFF1のQ出力からゲート信号V-GATEをアンドゲートAND2に出力する。52はマークシェネレータで、第1図に示した各画像形成ステーションに対応するレジストマーク画像10C, 10M, 10Y, 10BK, 11C, 11M, 11Y, 11BKを形成するためのパターンマークデータを記憶している。

RR, ビームディテクタ1BC, 1BM, 1BY, 1BBKから順次出力されるBD信号BDC, BDM, BDY, BDBK、さらにはマーク検出器12, 13により検出される位置ずれ量に基づいてレフトマージン、トップマージンのタイミングを調整する。44C, 44M, 44Y, 44BKは半導体レーザで、レーザドライバ43C, 43M, 43Y, 43BKからの駆動信号によりレーザビームLBを各感光ドラム1C, 1M, 1Y, 1BKに走査する。

例えば同期回路42Cは、レジスト信号RRが入力されると、あらかじめ設定されたレフトマージン、トップマージン設定データに応じて搬送される転写紙S1の紙先端から画像形成領域までの余白部分が一定となるように、画像メモリ41Cに格納されたシアン用のビデオ信号の読み出しを制限し、所定のカウント処理により画像形成領域にビデオ信号に応じて半導体レーザ44Cをオン/オフ変調し、レーザ光の走査を開始する。

第7図(a), (b)は、第6図に示した同期

53はレフトマージンカウンタで、フリップフロップFF11のQ出力でイネーブルとなり、発振器54から供給される基準クロック(ビデオクロックfの8倍の周波数)CLK2に基づいてレフトマージンデータのカウントを開始し、カウント終了後、リップルキャリーRCで後段のフリップフロップFF12をセットする。

なお、基準クロックCLK2の周波数をビデオクロックfの8倍とするのは、レフトマージンの位置精度を向上させるためである。

フリップフロップFF12は、レフトマージンカウンタ53のリップルキャリーRCによりQ出力がLOWレベルになるが、K入力がHIGHレベルとなり、ビデオイネーブル信号VENを後段の1ラインカウンタ56のイネーブル端子Eに出力する。54は分周器で、発振器55から出力される基準クロックCLK2を1/8に分周し、ビデオクロックfを1ラインカウンタ56に出力する。1ラインカウンタ56は、後段のフリップフロップFF13, FF14に対してレジストマ

ーク画像描画エリアのレフトマージアドレスとなるアドレスデータ M<sub>1</sub>, M<sub>2</sub> をオアゲート O R<sub>1</sub> を介してアンドゲート A N D<sub>2</sub> に出力する。

第 8 図は、第 7 図 (a), (b) の動作を説明するタイミングチャートであり、第 7 図 (a), (b) と同一のものには同じ符号を付してある。

この図において、ビデオイネーブル信号（水平同期信号）V E N が発生し、搬送ベルト 7 に搬送される転写材サイズに依存してオン時間が可変され、図中は A 4 の長手サイズで、1 ms 当り 16 画素の記録密度の場合、 $297 \times 16 = 4752$  画素の場合を示してある。

第 9 図は、第 1 図に示した搬送ベルト 7 に転写されるレジストマーク画像のマークエリアおよびその形成画像位置を説明する模式図であり、第 1 図および第 8 図と同一のものには同じ符号を付してある。

次にレジストマーク画像の形成動作について説明する。

この図において、I<sub>1</sub> ~ I<sub>3</sub> は転写紙間隔を示

し、搬送ベルト 7 に載置搬送される転写紙 S<sub>1</sub> ~ S<sub>4</sub> との間隔に対応する。

なお、転写紙 S<sub>1</sub> ~ S<sub>4</sub> が画像転写領域に対応する。また、図中においては、転写紙間隔 I<sub>1</sub>, I<sub>2</sub> に対して連続して各画像形成ステーションに対応するレジストマーク画像 I O C, I O M, I O Y, I O B K, I I C, I I M, I I Y, I I B K (例えば十字形のマーク) を形成した場合について説明してあるが、形成タイミングは、毎回であっても、一定の画像形成終了毎であってもよく特に限定されない。

第 7 図 (a) に示した C P U からレジスト信号 R R が output されると、トップマージンカウンタとなるカウンタ C N T 1 0, 2 0, 3 1, 3 2, 4 1, 4 2 がイネーブルとなり、あらかじめ設定されたそれぞれ固有のカウント処理、すなわち第 1 図に示した時間 t<sub>1</sub> ~ t<sub>4</sub> (ただし、必ずしも一定とはならない) のカウントを開始する。なお、カウンタ C N T 1 0, 2 0, 3 1, 3 2, 4 1, 4 2 に入力される基準クロック C L K 1 は、B D

信号 B D C, B D M, B D Y, B D B K の周期よりも短周期となっており、上記時間 t<sub>1</sub> ~ t<sub>4</sub> を正確にカウントできるように構成されている。

例えばカウンタ C N T 1 が所定の時間 t<sub>1</sub> の計測を終了すると、リップルキャリー R C がフリップフロップ 2 3 の J 端子 (J 入力) に入力される。なお、フリップフロップ 2 3 の K 端子には C P U 2 2 よりリセット信号 R S (転写紙サイズにより異なるタイミングで出力) が入力される。

フリップフロップ 2 3 にリップルキャリー R C が入力されると、Q 出力よりレーザ書き込み信号 S Y N C<sub>1</sub> は H I G H となり、通常の画像形成が実行される。

そして、レーザ書き込み信号 S Y N C<sub>1</sub> を L O W レベルとするリセット信号 R S が C P U 2 2 からフリップフロップ 2 3 の K 端子に入力されると、反転信号 S Y N C<sub>1 1</sub> (転写紙間隔 I<sub>1</sub> に対応する) が H I G H レベルとなる。このため、アンドゲート A N D<sub>1</sub> が H I G H レベルとなり、ゲートカウンタ 5 1 が B D 信号 B D C のカウントを開始

する。そして、所定数の B D 信号 B D C をカウントすると、フリップフロップ F F 1 の Q 出力よりアンドゲート A N D<sub>2</sub> の一方に第 9 図に示すようなタイミングでゲート信号 V · G A T E を出力する。

一方、フリップフロップ F F 1 1 の J 入力には、ビームディテクタ 1 8 C から出力される B D 信号 B D C が入力されるので、フリップフロップ F F 1 1 の Q 出力は、B D 信号 B D C 入力毎に H I G H レベルとなり、この Q 出力状態に応じて後段のレフトマージンカウンタ 5 3 がイネーブルとなり、発振器 5 5 から出力される基準クロック C L K 2 に基づいて、例えば第 8 図に示すレフトマージン t<sub>1 0 1</sub>, t<sub>1 0 2</sub>, t<sub>1 0 3</sub>, t<sub>1 0 4</sub> のカウント処理を開始する。

レフトマージンカウンタ 5 3 が、レフトマージン t<sub>1 0 1</sub>, t<sub>1 0 2</sub>, t<sub>1 0 3</sub>, t<sub>1 0 4</sub> のカウント処理を終了すると、リップルキャリー R C がフリップフロップ F F 1 1 の K 入力に送出され、フリップフロップ F F 1 1 がリセットされるとともに、

フリップフロップFF12のK入力がセットされ、フリップフロップFF12より水平同期信号VENを1ラインカウンタ56に出力して、1ラインカウンタ56が1ライン画素分入力されるビデオクロックf。のカウントを開始し、第8図に示すようなタイミングで、ゲート信号H·GATEをアンドゲートAND2に送出するようにフリップフロップFF13, 14のJ入力をセットする。

これにより、フリップフロップFF13, 14のQ出力からオアゲートOR1を介してアンドゲートAND2の他方端にゲート信号H·GATEを1ライン中に2回(第8図参照)出力する。

これにより、アンドゲートAND2よりマークジェネレータ52に対して、ゲート信号H·GATEがHIGHレベルの間(1ライン中に2回)、ゲート信号V·VATEが出力される。これに応じてマークジェネレータ52から、シアンステーションに対応するレジストマーク信号をレーザドライバ43Cに出力する。そして、レーザ

ドライバ43Cがレジストマーク信号に従って半導体レーザ44Cを駆動し、感光ドラム1Cにレジストマーク画像に対応する静電潜像を形成する。これを公知の電子写真方式によりシアン用のトナーで現像すると、第9図に示したように、転写紙S1と転写紙S2との間で、かつ搬送体となる搬送ベルト7上にシアン用のレジストマーク画像10C、レジストマーク画像11C(図中の斜線部)が形成される。

この処理を各画像形成ステーションに施すことにより、第1図に示したレジストマーク画像10C, 10M, 10Y, 10BK, 11C, 11M, 11Y, 11BKを転写紙S1~S4との間に形成できる。そして、ブラックステーションの下流側に設けられる、マーク検出器12, 13によりレジストマーク画像10C, 10M, 10Y, 10BK, 11C, 11M, 11Y, 11BKの読み取りが開始され、後述する位置ずれ量検出とその補正処理が開始される。

第10図は、第6図に示したレーザドライバ

43C, 43M, 43Y, 43BKの一例を説明する回路図であり、第6図と同一のものには同じ符号を付してある。

この図において、60aはオアゲートで、第7図に示したマークジェネレータ52から出力されるレジストマーク信号または、例えば画像メモリ41Cに記憶された画信号をゲートし、半導体レーザ44Cを駆動するトランジスタTR1をオン/オフ変調する。60bは例えば8ビットのA/D変換器で、図示しないコントローラから出力されるレーザパワー値に応じて半導体レーザ44Cに印加する駆動電流をトランジスタ60cにより一定に制御する。

次に第11図(a), (b), 第12図~第15図を順次参照しながらレジストマーク10, 11の検知処理動作について説明する。

第11図(a)はレジストレーション補正処理回路の一例を説明するブロック図である。

この図において、61はCPUで、ROM, RAMを備え、ROMに格納された制御プログラム

に基づいてレジストマーク位置ずれ補正処理、画像形成に必要な駆動制御信号出力処理を総括的に制御する。

62aは位置ずれ検知部で、第1図に示したマーク検出器12を有し、搬送ベルト7の搬送方向に対して所定の右端位置に転写されたレジストマーク10中の各レジストマーク画像(所定間隔で離隔しながら転写される)を光学的に、すなわちライトランプ64aから搬送ベルト7に照射される光の反射光をフィルタ63aを介して受光し、位置ずれ検知画像アナログ信号を増幅器66aに出力する。

67aはローパスフィルタで、増幅器66aから出力されるライト位置ずれ検知画像アナログ信号に含まれる高周波成分を除去する。68aはA/D変換器で、ローパスフィルタ67aから出力されるライト位置ずれ検知画像アナログ信号をA/D変換して、例えば8ビットのライト位置ずれ検知画像データを出力する。69aはライト画像データメモリ部で、例えば32Kバイトのメモリ

容量を有するライト画像データメモリ 69Ca, 69Ma, 69Ya, 68BKa から構成され、搬送ベルト 7 に所定間隔、かつ離隔されながら転写されるシアン、マゼンタ、イエロー、ブラック用の各ライト位置ずれ検知画像（レジストマーク画像）に対応するライト画像データを個別に記憶する。

62b は位置ずれ検知部で、第1図に示したマーク検出器 13 を有し、搬送ベルト 7 の搬送方向に対して所定の左端位置に転写されたレジストマーク 10 中の各レジストマーク画像（所定間隔で離隔しながら転写される）を光学的に、すなわちレフトランプ 64b から搬送ベルト 7 に照射される光の反射光をフィルタ 63b を介して受光し、位置ずれ検知画像アナログ信号を増幅器 66b に出力する。

67b はローパスフィルタで、増幅器 66b から出力されるレフト位置ずれ検知画像アナログ信号に含まれる高周波成分を除去する。68b は A/D 変換器で、ローパスフィルタ 67b から出力

されるレフト位置ずれ検知画像アナログ信号を A/D 変換して、例えば 8 ビットのレフト位置ずれ検知画像データを出力する。69b はレフト画像データメモリ部で、例えば 32K バイトのメモリ容量を有するレフト画像データメモリ 69Cb, 69Mb, 69Yb, 68BKB から構成され、搬送ベルト 7 に所定間隔、かつ離隔されながら転写されるシアン、マゼンタ、イエロー、ブラック用の各レフト位置ずれ検知画像（レジストマーク画像）に対応するレフト画像データを個別に記憶する。

65a はランプ駆動器で、CPU 61 から出力されるドライブ信号に基づいてライトランプ 64a を照明する。65b はランプ駆動器で、CPU 61 から出力されるドライブ信号に基づいてライトランプ 64b を照明する。

70 はタイマカウンタで、比較器 71 にカウントデータを出力する。比較器 71 はタイマカウンタ 70 から出力されるカウントデータが CPU 61 から出力される読み取り開始制御データ（後

述する）に一致するタイミングでメモリ制御回路 72 がライト画像データメモリ部 69a およびレフト画像データメモリ部 69b のメモリバンクを切り換える制御制御信号を出力する。

第12図はレジストレーション誤差検知動作を説明する平面図であり、第1図と同一のものには同じ符号を付してある。

この図において、75Cb, 75Mb, 75Yb, 75BKB はレフトレジストマーク画像検知領域で、マーク検出器 12 により検知可能な範囲を示し、レジストマーク 10 を構成するブラック用のレジストマーク画像 10BK が描画された時点を基準として、マーク検出器 12 の配置位置からシアン用のレフトレジストマーク画像検知領域 75Cb の進行方向（副走査方向）先端までは、マーク検出器 12 から搬送ベルト 7 の搬送速度（一定）で時間 Y1 ~ Y4 の距離となる。

なお、このとき、マーク検出器 12 の配置位置から各レジストマーク画像 10C, 10M, 10Y, 10BK の中心までの距離は x1 ~ x4 とな

る。

まず、CPU 61 は上述したレジストマーク形成タイミングに応じてマークジェネレータ 52 に格納されたレジストマークデータを読み出し、第6図に示したレーザドライバ 43C, 43M, 43Y, 43BKB を動作させて各半導体レーザ 44C, 44M, 44Y, 44BKB により各感光ドラム 1C, 1M, 1Y, 1BK に対応して 1 対からなるレジストマーク 10, 11 を順次形成し、各固有の有色トナーで所定間隔をもって、かつ転写紙 S1 ~ S4 の各転写紙間となる搬送ベルト 7 上の左右の対称位置に転写する。すると、第12図に示したようにレジストマーク画像 10C, 10M, 10Y, 10BK が転写されて副走査方向に搬送され、マーク検出器 12, 13 によるレジストレーション誤差検知処理準備工程が終了する。

そこで、レジストマーク画像 10BK の描画動作が終了した旨を示す制御信号が CPU 61 に入力されると、CPU 61 はランプ駆動器 65a, 65b に照明信号を出力し、ライトランプ 64a,

64b を照明し、マーク検出器 12, 13 によるレジストレーション誤差検知処理開始準備を整えた後、比較器 71 に時間 Y1 をセットし、タイマカウンタ 70 をスタートする。この状態で、マーク検出器 12, 13 が画像読み取りを開始し、搬送ベルト 7 上に転写された各レジストマーク画像 10C, 10M, 10Y, 10BK, 11C, 11M, 11Y, 11BK を読み取り、画像に対応するアナログ信号を増幅器 56a, 56b にそれぞれ個別に出力する。増幅器 56a, 56b からの出力は後段のローパスフィルタ 67a, 67b を介して高周波成分が除去され、A/D 変換器 68a, 68b により、例えば 8 ビットデジタル信号に変換されて各画像データメモリ 69Ca, 69Cb に記憶される。

しかし、時間 Y1 が経過するまでは、無意味なデータであるため、メモリ制御回路 72 が画像書き込みをディスイネーブルとする。

比較器 71 がタイマカウンタ 70 から出力されるカウントデータが CPU 61 から出力された時

Kb の画像データを各画像データメモリ 69Ya, 69Yb, 69BKa, 69BKB に順次書き込んで行く。

次いで、CPU 61 は各画像データメモリ 69Ca, 69Cb, 69Ma, 69Mb, 69Ya, 69Yb, 69BKa, 69BKB に対する画像データとマークジェネレータ 52 に格納された既知のパターンデータとをパターンマッチングサーチして、実際に搬送ベルト 7 上に転写されたレジストマーク画像 10C, 11C, 10M, 11M, 10Y, 11Y, 10BK, 11BK を検出して、第 13 図に示した各中心アドレス O, を求める。なお、中心は画像重心でもよく、レジストマーク画像 10C, 11C, 10M, 11M, 10Y, 11Y, 10BK, 11BK の特定の部位のアドレスが対応すればよい。

このようにして得られた中心アドレス O, の X, Y アドレスからレジストマーク画像 10C, 11C, 10M, 11M, 10Y, 11Y, 10BK, 11BK の走査方向成分 x, y である、ラ

間 Y1 と一致したタイミングで、書き込みをイネーブルとする書き込み制御信号をメモリ制御回路 72 に出力する。これを受けて、メモリ制御回路 72 が各画像データメモリ 69Ca, 69Cb をイネーブルとし、A/D 変換器 68a, 68b から出力されるシアン用のレジストマーク画像 10C, 11C に対応する画像データを、例えば 32K バイト分記憶する。

次いで、CPU 61 は比較器 71 に時間 Y2 をセットし、タイマカウンタ 70 からのカウントデータが時間 Y2 に到達した時点で、書き込みをイネーブルとする書き込み制御信号をメモリ制御回路 72 に出力する。これを受けて、メモリ制御回路 72 が各画像データメモリ 69Ma, 69Mb をイネーブルとし、A/D 変換器 68a, 68b から出力されるマゼンタ用のレジストマーク画像 10M, 11M に対応する画像データを、例えば 32K バイト分記憶する。

同様にして、イエロー、ブラックの順にレジストマーク画像 10Y, 11Y, 10BK, 11BK

イト走査方向アドレス（アドレス） RYc, レフト走査方向アドレス LYc を基準として各アドレス RYm, LYm, RYy, LYy, RYbk, LYbk との差分（走査位置ずれ量）を求めて、RAM 上に格納する。

なお、ここで、第 11 図 (b) を参照しながらレジストレーション誤差の種別について説明する。

第 11 図 (b) はレジストレーション誤差の種別を説明する模式図であり、(I) は基準となるレジストレーション（実線）に対して補正対象レジストレーション（点線）が主走査方向にずれている場合を示し、(II) は基準となるレジストレーション（実線）に対して補正対象レジストレーション（点線）が副走査方向にずれている場合を示し、(III) は基準となるレジストレーション（実線）に対して補正対象レジストレーション（点線）の倍率が装置（補正対象レジストレーションの倍率が拡大する）する場合を示し、(IV) は基準となるレジストレーション（実線）に対し

て補正対象レジストレーション（点線）が所定角度傾いた場合を示してある。

このようなレジストレーション誤差が発生している場合には、特に上記（I）、（II）については各半導体レーザ44C、44M、44Y、44BKの画像出力タイミング（水平同期および垂直同期タイミング）を調整することにより補正でき、（III）に関しては、例えば第1図に示した光学走査系の走査ミラー3C、3M、3Y、3BKを図中の上下方向に移動させるようにアクチュエータ6を制御することにより補正でき、（IV）に関してはアクチュエータ5a、5bの駆動を制御することにより、各感光ドラム1C、1M、1Y、1BKを水平方向に対して回転移動させることにより補正できる。

そこで、上述したアドレスYcを基準として各アドレスRY0、LY0、RYy、LYy、RYbk、LYbkとの差分が得られたら、すなわち第11図（b）の（I）～（IV）に示した位置ずれが発生していることとなるので、後述する補正処理

回転または上下するアクチュエータ5a、5b、6に対するステップ量を決定し、このステップ量に応じてレジストレーション補正処理を実行する。

同様にしてイエロー、ブラックについて順次補正処理を実行する。

第14図は、第11図（a）に示したライト画像データメモリ部69a、レフト画像データメモリ部69bのメモリ書き込み制御回路の構成を説明するブロック図であり、第11図（a）と同一のものには同じ符号を付してある。

この図において、81はコンバレータで、画素カウンタ83から出力されるカウントデータとCPU61から出力される制御信号に基づいて、例えばマーク検出器12の1ライン中の何画素目に書き込みを有効とするかを決定するスタート信号をフリップフロップ（FF）84の端子Jに入力してFF84をセットする。82はコンバレータで、画素カウンタ83から出力されるカウントデータとCPU61から出力される制御信号に基づ

（レジストレーション誤差補正処理）を開始する。

まず、CPU61はRAM上に格納したライト走査方向アドレス（アドレス）RYc、レフト走査方向アドレス（アドレス）LYcを基準として各アドレスRY0、LY0、RYy、LYy、RYbk、LYbkとのライト相対差分△（RYc - RY0）、△（RYc - RYy）、△（RYc - RYbk）およびレフト相対差分△（LYc - LY0）、△（LYc - LYy）、△（LYc - LYbk）を求め、あらかじめ記憶されている基準相対差分とを比較し、各レジストレーション誤差を求める。この誤差演算で左右とも誤差が「0」である場合には、レジストレーションが一致していることとなる。

そこで、上記の誤差演算により誤差が抽出された場合には、第11図（b）に示した各レジストレーション誤差が抽出されたこととなるので、その誤差量に応じて、例えばマゼンタ用の半導体レーザ43Mへの画像出力タイミングおよび反射体を

いて、例えばマーク検出器12の1ライン中の何画素目に書き込みを終了するかを決定するエンド信号をFF84の端子Kに出力する。画素カウンタ83は、CPU61から出力される画素転送クロックCCD1を順次カウントアップ（1画素単位に）して行き、ラインクロックCCD2によりリセットされる。FF84はコンバレータ81から出力されるスタート信号に基づいてセットされ、アドレスカウンタ85およびリード／ライト制御回路86をイネーブル（有効）とし、例えばライト画像データメモリ部69aのライト画像データメモリ69Caに対してリード／ライト制御回路86が書き込みイネーブル信号を端子WTに出力するとともに、アドレスカウンタ85が書き込みアドレスをアドレス端子Addrに出力する。

例えばライト画像データメモリ部69aのライト画像データメモリ69Ca（記憶容量は32Kバイト）に対する画像データの書き込みは、CPU61がマーク検出器12に対して読み込みタイ

ミング（上述した時間Y 1 経過後）起動をかける。これにより、マーク検出器12から検出された画素情報が増幅器66a、ローパスフィルタ67a、A/D変換器68bを介して転送され始める。

そして、第14図に示す回路が起動され、画素カウンタB3が画素転送クロックCCD1のカウントを開始し、カウントデータをコンバレータB1、B2に出力する。この時点ではライト画像データメモリ69C8に画像情報は書き込まれず、アドレスカウンタB5も初期値のままである。

次いで、画素カウンタ B3 の値がコンバレータ B1 に指定された値（任意に設定できる）と一致すると、FFB4 がセットされ、アドレスカウンタ B5 およびリード／ライト制御回路 B6 をイネーブル（有効）とし、例えばライト画像データメモリ部 69a のライト画像データメモリ 69c に対してもリード／ライト制御回路 B6 が書き込みイネーブル信号を端子 W T に出力するとともに、アドレスカウンタ B5 が書き込みアドレスをアド

データメモリ 69 Ma とする切り換え信号を出力し、上述した画像書き込みを順次実行する。

第15図は、第11図(a)に示したマーク検出器12、13が検知する検知エリアを説明する模式図であり、E<sub>1</sub>は検知エリアで、この検知エリアE<sub>1</sub>に対応してレジストマーク10、11を含む主走査方向に256バイト、副走査方向に128バイトからなる計32Kバイト分画像データが第11図(a)に示したライト画像データメモリ部69a、レフト画像データメモリ部69bの各ライト画像データメモリ69Ca、69Ma、69Ya、69BKa、69Cb、69Mb、69Yb、69B Kbに記憶される。

$E_2$  は検知エリアで、この検知エリア  $E_2$  に対応してレジストマーク 10, 11 を含む主走査方向に 128 バイト、副走査方向に 256 バイトからなる計 32K バイト分画像データが第 11 図 (b) に示したライト画像データメモリ部 69a, レフト画像データメモリ部 69b の各ライト画像データメモリ 69Ca, 69Ma, 69Ya, 6

レス端子 A d d r に出力する。

これにより、ライト画像データメモリ 69 Ca は、アドレスカウンタ 85 から出力されるアドレスに従って入力される画素情報を 1 画素単位に書き込んで行き、コンバレータ 82 から F F B 4 にエンド信号が出力された時点で、1 ラインの画素情報の書き込みを終了する。

次いで、リンクロック C C D 2 により画素カウントタ B 3 がリセットされ、再度カウント動作を開始し、上記同様にコンバレータ B 1 からスタート信号が出力された時点からコンバレータ B 2 からエンド信号が出力されるまでライト画像データメモリ B 9 C a に画素情報を 1 画素単位に書き込んで行く。そして、アドレスカウンタ B 5 の値が 3 2 K バイト分に到達すると、C P U 6 1 に、例えばシアン用の画素情報書き込み終了を報知する。これにより、1 色分の画素情報の書き込みが終了する。

次いで、CPU61は、ライト画像データメモリ69:Caの書き込みバンクメモリをライト画像

9 B K a , 6 9 C b , 6 9 M b , 6 9 Y b , 6 9  
B K b に記憶される。

$E_3$  は検知エリアで、この検知エリア  $E_3$  に対応してレジストマーク 10, 11 を含む主走査方向に 16 バイト、副走査方向に 512 バイトからなる計 32K バイト分画像データが第 11 図 (a) に示したライト画像データメモリ部 69a, レフト画像データメモリ部 69b の各ライト画像データメモリ 69Ca, 69Ma, 69Ya, 69BKa およびレフト画像データメモリ 69Cb, 69Mb, 69Yb, 69Bkb に記憶される。

この図から分かるように、マーク検出器 1 2、  
1 3 の主走査方向の画素数を第 1 3 図に示したよ  
うに、コンバレータ B 1 、 B 2 に設定する値によ  
り主走査方向の画素数を任意に設定できるとともに、  
その設定値に応じて副走査方向の画素数を記  
憶容量に応じて自動設定することにより、3 2 K  
バイト分の記憶容量を有する各ライト画像データ  
メモリ 6 9 C a , 6 9 M a , 6 9 Y a , 6 9 B K a  
およびレフト画像データメモリ 6 9 C b , 6 9 M b ,

69Yb, 69BKbに任意の検知エリア内の画像データを記憶させることが可能となる。このように、主走査方向および副走査方向に対して位置ずれ検知レンジを可変させることにより、比較的大きなレジストレーションの劣化も一定の記憶容量の記憶媒体で補正可能となり、信頼性よくレジストレーション誤差補正を実現できる。

なお、各ライト画像データメモリ69Ca, 69Ma, 69Ya, 59BKaおよびレフト画像データメモリ69Cb, 69Mb, 69Yb, 69BKbに読み込まれる画像は、1バイト当たり搬送ベルト7上で、約13マイクロメートル相当の大きさになるので、最高で13マイクロメートルの精度でレジストレーション誤差を検出できる。

第16図はこの発明によるレジストマーク画像形成処理手順の一例を説明するフローチャートである。なお、(1)～(17)は各ステップを示す。

まず、CPU22は各部の初期化を実行する(1)。次いで、レジストローラ2に関するレジス

ータ52より、レジストマーク信号をレーザドライバ回路(レーザドライバ43C, 43M, 43Y, 43BK)に送出する(12)。次いで、レジストマーク画像を対応する感光体に書き込み(13)、所定時間 $\tau$ が経過したら(14)、現像されたレジストマーク画像を搬送ベルト7により連続搬送される転写材と転写材との間にレジストマーク画像10C, 11Cを転写する(15)。

次いで、パラメータKが『4』かどうかを判断し(16)、YESならば処理を終了し、NOならばパラメータKを『1』インクリメントし(17)、ステップ(5)に戻り、順次所定間隔で、かつ離隔しながら後続のマゼンタ、イエロー、ブラック用のレジストマーク画像10M, 11M, 10Y, 11Y, 10BK, 11BKを搬送ベルト7に搬送される転写材と転写材との間に形成して行く。

なお、上記実施例ではレジストマーク10, 11を搬送体となる搬送ベルト7の搬送方向に対して略平行に形成して、マーク検出器12, 13の読み取り幅とレジストマーク9, 10の検知幅が

ト信号RRが送出されるのを待機し(2)、レジスト信号RRが送出されたら、トップマージン、レフトマージン用のカウンタをスタートする(3)。次いで、カウントパラメータKを1にセットする(4)。

次いで、レジストローラ2が駆動してから時間 $t_x - \tau$ (最初は $t_1 - \tau$ )が経過するのを待機し(5)、上記時間が経過したら、トップマージン、レフトマージンのカウントを開始する(6)。次いで、画像メモリに記憶された画像データに基づく画像書き込みを開始し(7)、画像書き込みが終了するまで待機する(8)。画像書き込みが終了すると、通常の画像書き込み用の水平同期信号SYNCKがLOWレベルにするとともに、マーク書き込みを有効とする(9)。

次いで、マーク形成のためのトップマージン、レフトマージンのカウントを開始する(10)。

次いで、レジストローラ2が駆動してから時間 $t_x - \tau$ (最初は $t_1 - \tau$ )が経過するのを待機し(11)、上記時間が経過したら、マークジェネレ

ー一致するように構成し、センサコストを低減する場合について説明したが、第17図に示すように、レジストマーク10, 11を搬送体となる搬送ベルト7の搬送方向に対して略直角、かつ搬送ベルト7に搬送される各転写紙Sとの間に形成させることによってよい。これにより、1回の読み取り制御により、各画像形成ステーションの位置ずれを同一タイミングで検出することができ、各画像形成ステーションにおける画像位置ずれ補正処理を短時間に終了することができる。

また、上記実施例ではカット紙となる転写紙S1～S4との各紙間にレジストマーク10, 11を転写して読み取る場合について説明したが、転写される対象としては、ロール紙等の連続紙であってもいいし、中間転写材でもよい。

#### (発明の効果)

以上説明したように、この発明は各像担持体上に形成され搬送体に連続転写される各画像転写領域と各画像転写領域との間に各像担持体で形成される各レジストマーク画像を転写するマーク転写

手段を設けたので、各画像形成ステーションの位置ずれを検知するためのレジストマーク画像を、特別な転写領域を設けることなく精度よく転写でき、各画像形成ステーションの位置ずれを精度よく検知できる等の優れた利点を有する。

#### 4. 図面の簡単な説明

第1図この発明の一実施例を示す画像形成装置の構成を説明する斜視図、第2図は、第1図に示した走査ミラーと光学走査系との配置構成を説明する斜視図、第3図は、第1図に示した感光ドラムにおける画像書き込みタイミングを決定する同期処理を説明するブロック図、第4図は、第3図に示した同期回路の構成を説明する内部回路図、第5図は画像書き込みタイミング決定回路を説明するブロック図、第6図は、第1図に示した感光ドラムにおける画像書き込みタイミング決定する同期処理を説明するブロック図、第7図(a)、(b)は、第6図に示した同期回路の構成を説明する内部回路図、第8図は、第7図(a)、(b)の動作を説明するタイミングチャート、第9図

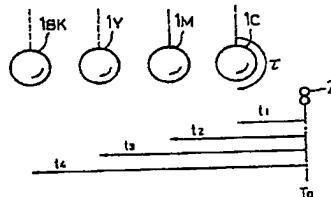
図は画像ずれの種別を説明する模式図、第20図は光走査系の位置ずれに起因する画像ずれを説明する模式図、第21図は感光ドラム軸の位置ずれに起因する画像ずれを説明する模式図、第22図は光ビームの光路長誤差に起因する画像ずれを説明する模式図、第23図は光路長誤差に起因する倍率誤差を説明する模式図、第24図は従来のシステムマーク転写位置を説明する平面図である。

図中、1 C, 1 M, 1 Y, 1 BK は感光ドラム、2 はレジストローラ、3 C, 3 M, 3 Y, 3 BK は走査光学装置、4 C, 4 M, 4 Y, 4 BK は走査ミラー、5 a, 5 b, 6 はアクチュエータ、10, 11 はレジストマーク、12, 13 はマーク検出器である。

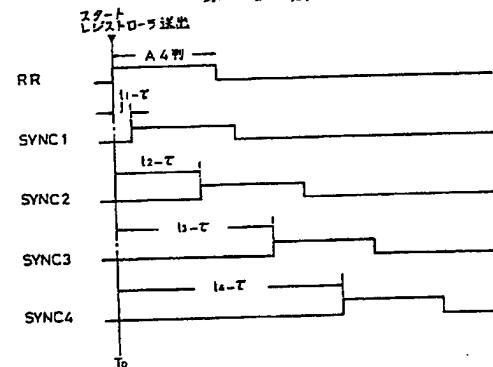
代理人 小林将高

は、第1図に示した搬送ベルトに転写されるレジストマーク画像のマークエリアおよびその形成画像位置を説明する模式図、第10図は、第6図に示したレーザドライバの一例を説明する回路図、第11図(a)はレジストレーション補正処理回路の一例を説明するブロック図、第11図(b)はレジストレーション誤差の種別を説明する模式図、第12図はレジストレーション誤差検知動作を説明する平面図、第13図はレジストマーク画像データに対する中心を説明する模式図、第14図は、第11図(a)に示したライト／レフト画像データメモリ部のメモリ書き込み制御回路の構成を説明するブロック図、第15図は、第11図(a)に示したマーク検出器が検知する検知エリアを説明する模式図、第16図はこの発明によるレジストマーク画像形成処理手順の一例を説明するフローチャート、第17図はこの発明の他の実施例を説明するレジストマーク画像転写例を説明する平面図、第18図は4ドラムフルカラー方式の画像形成装置の構成を説明する概略図、第19

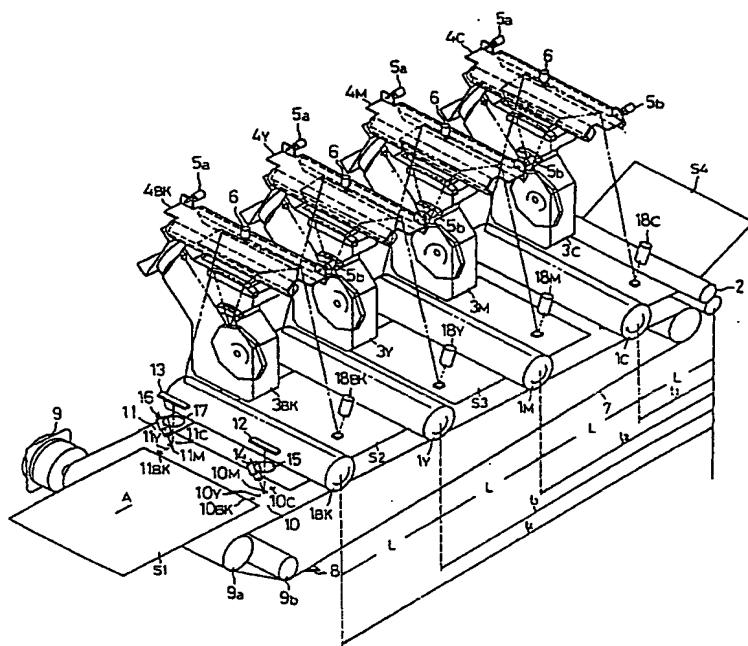
第 2 図



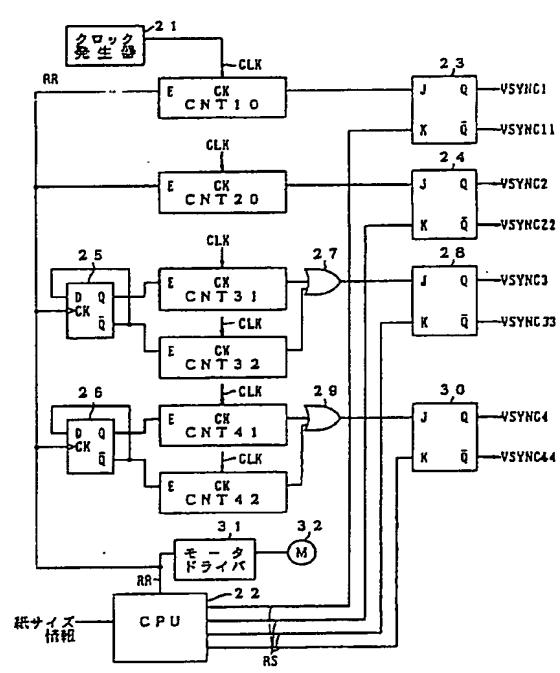
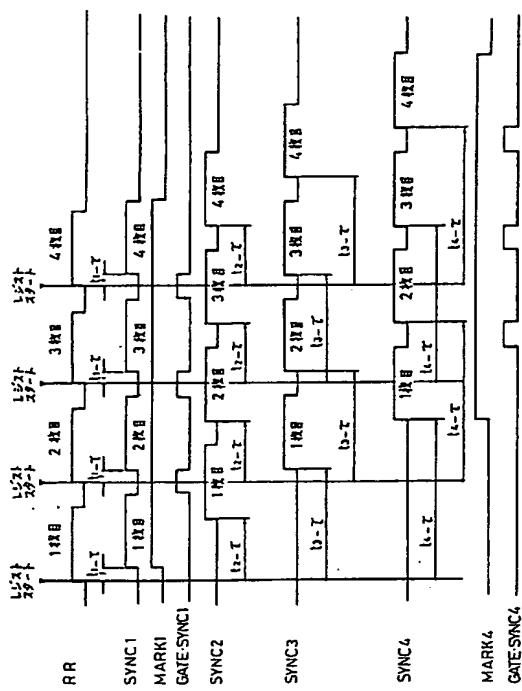
### 第 3 図



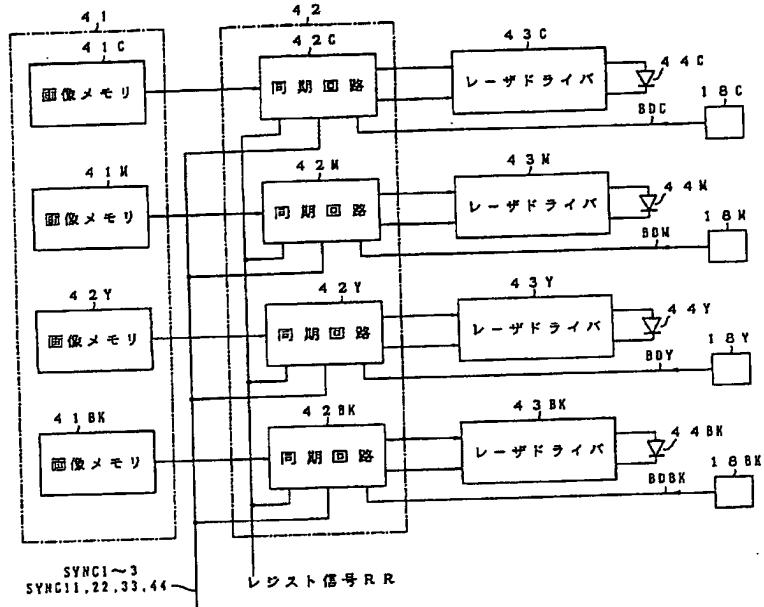
第1図



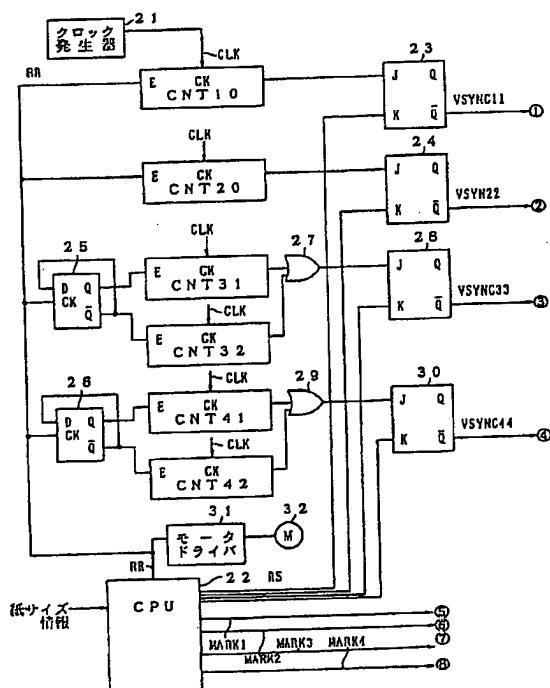
第4図



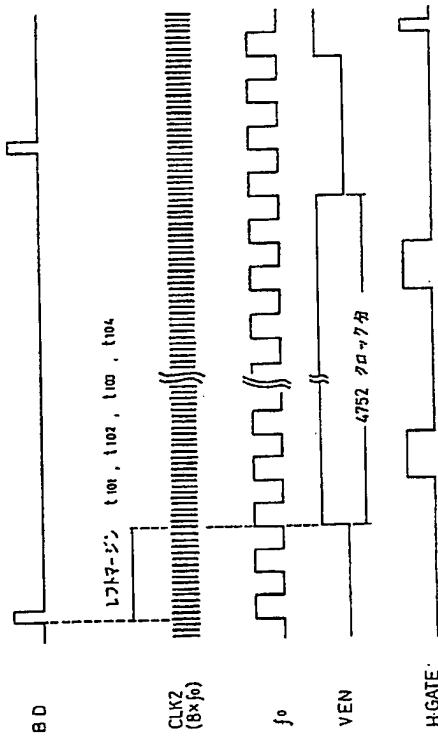
第 6 図



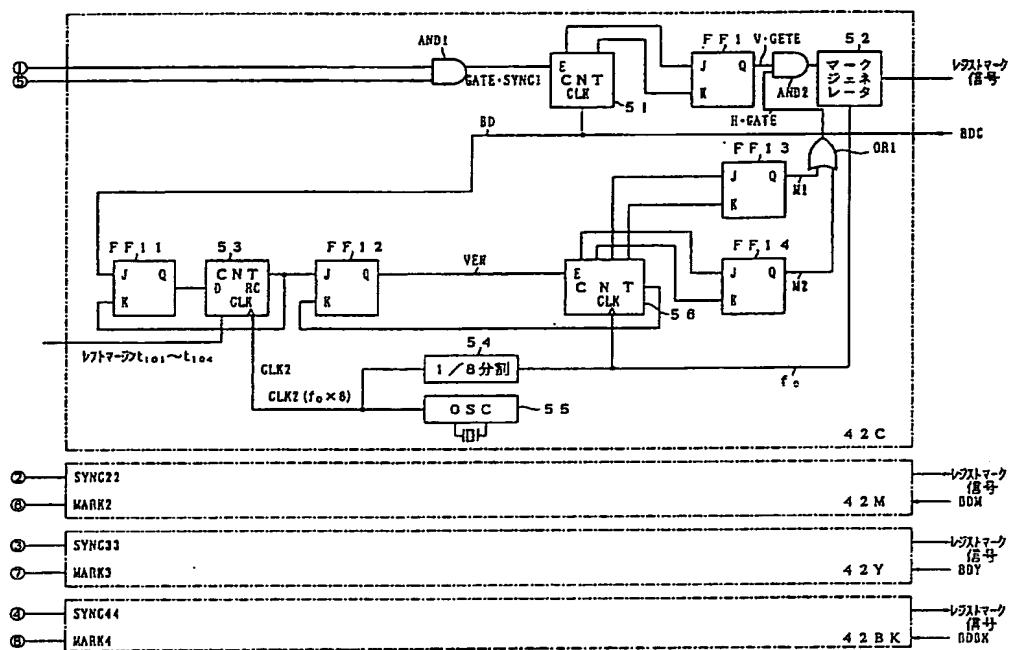
第 7 図 (a)



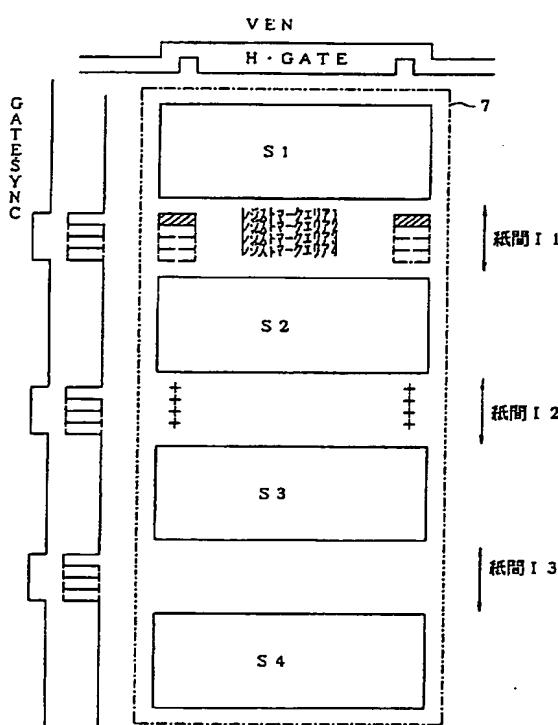
第 8 図



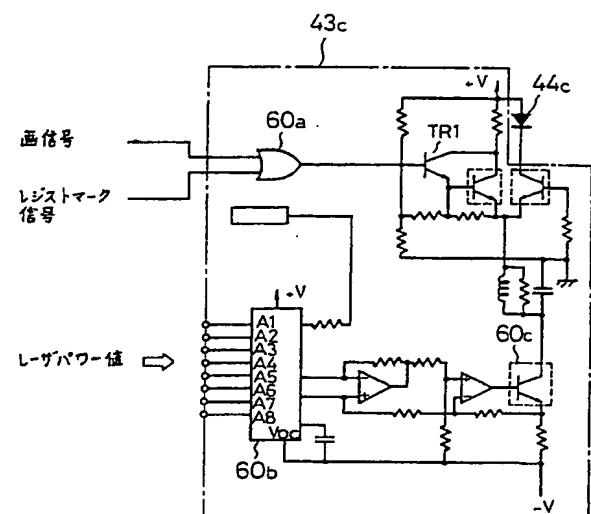
第 7 図 (b)



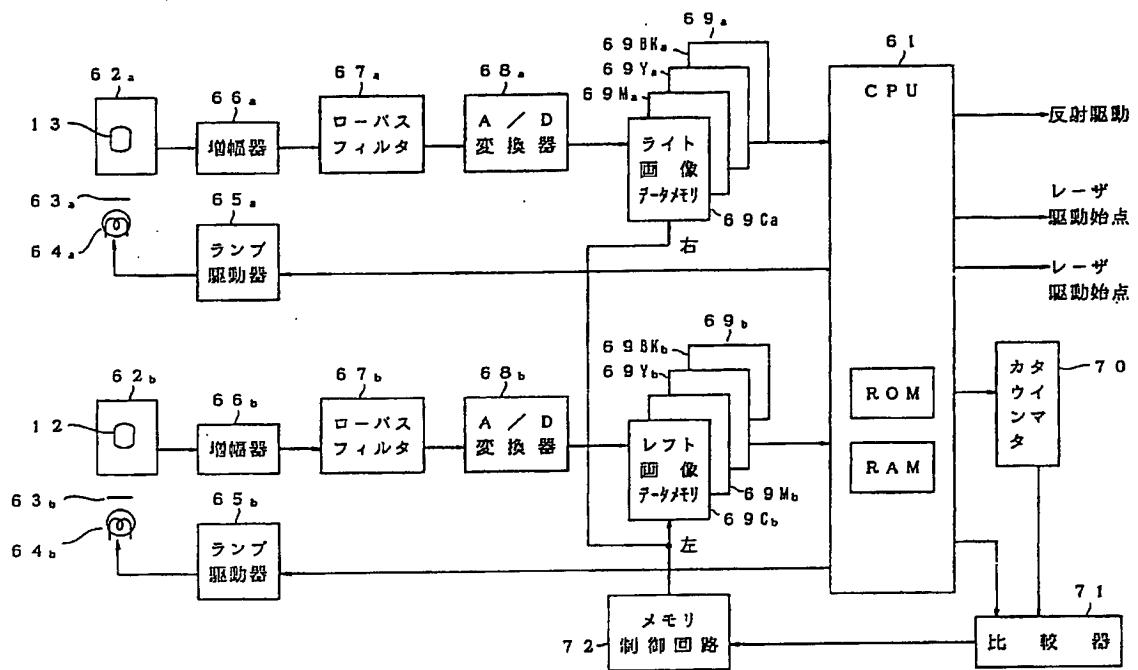
第 9 図



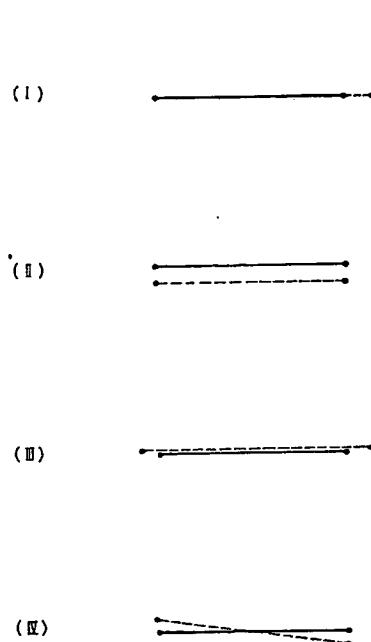
第 10 図



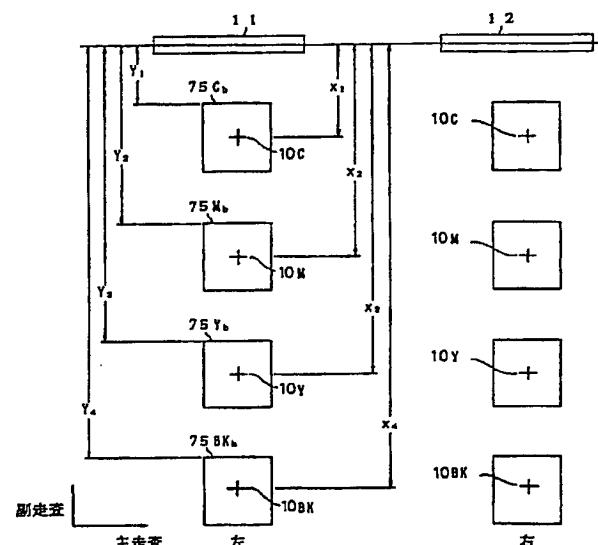
第 11 図 (a)



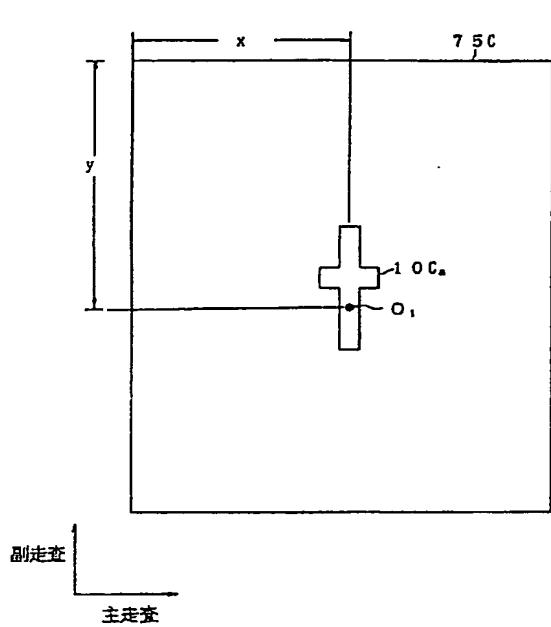
第 11 図 (b)



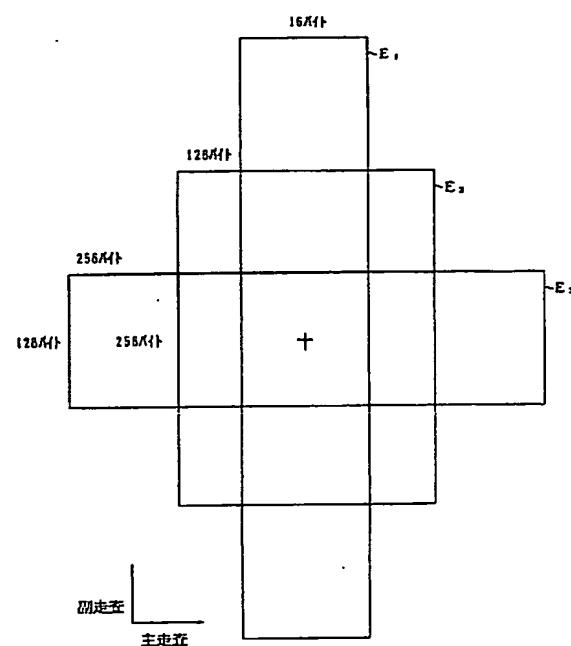
第 12 図



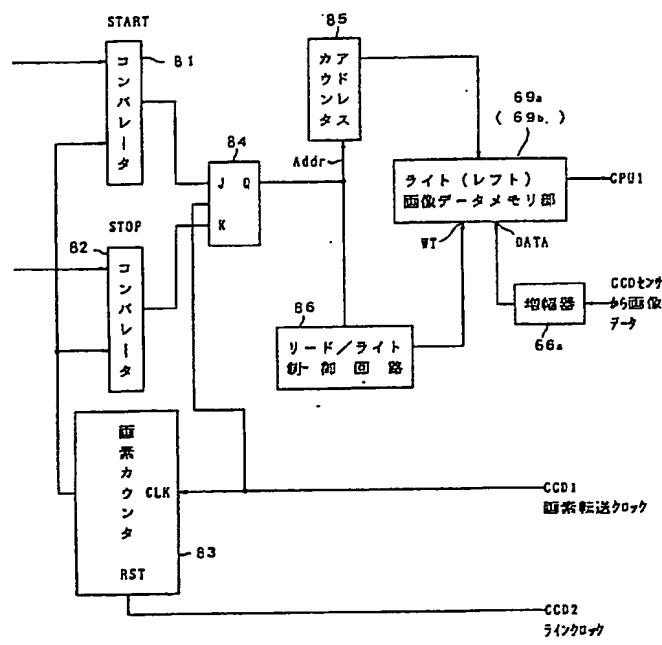
第 13 図



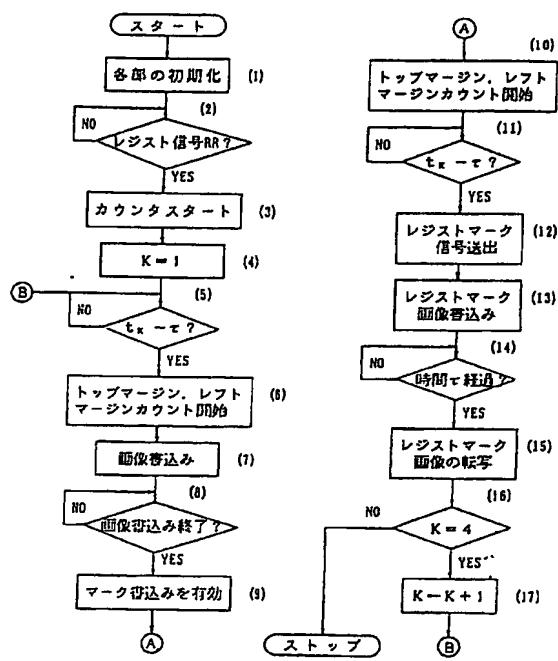
第 15 図



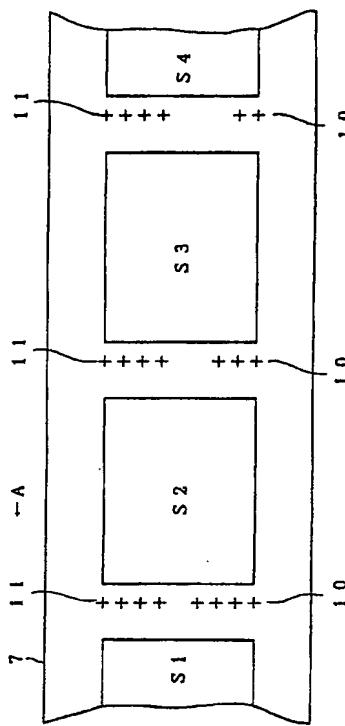
第 14 図



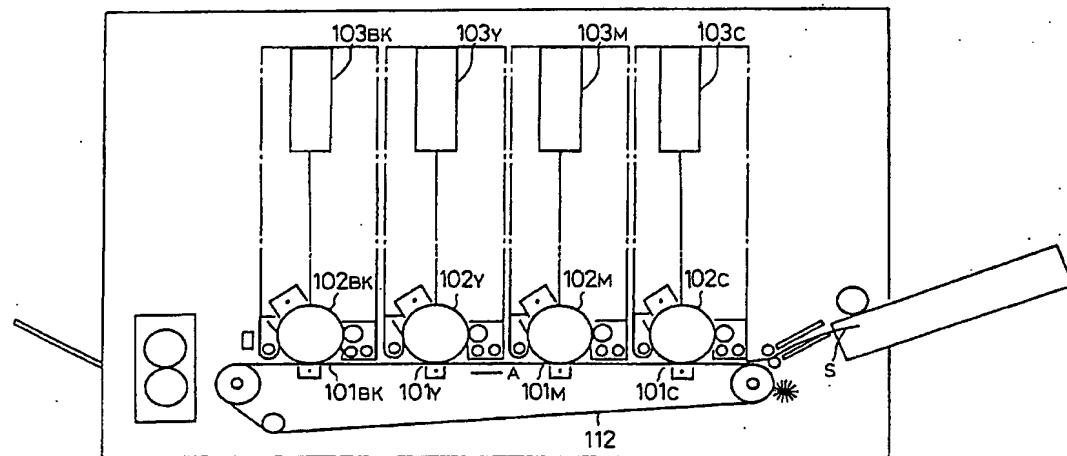
第 16 図



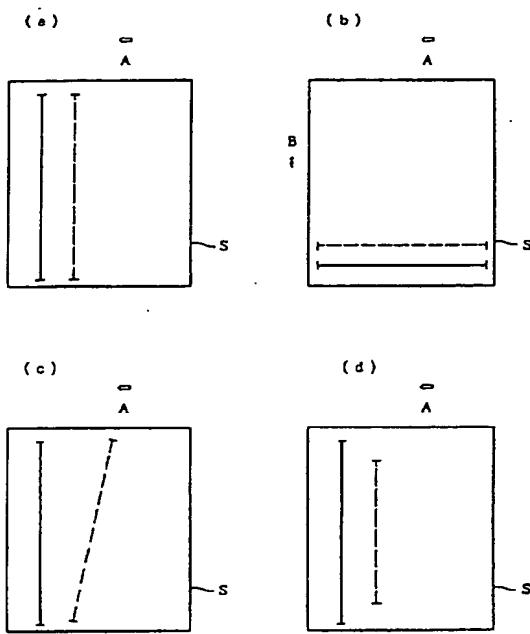
第 17 図



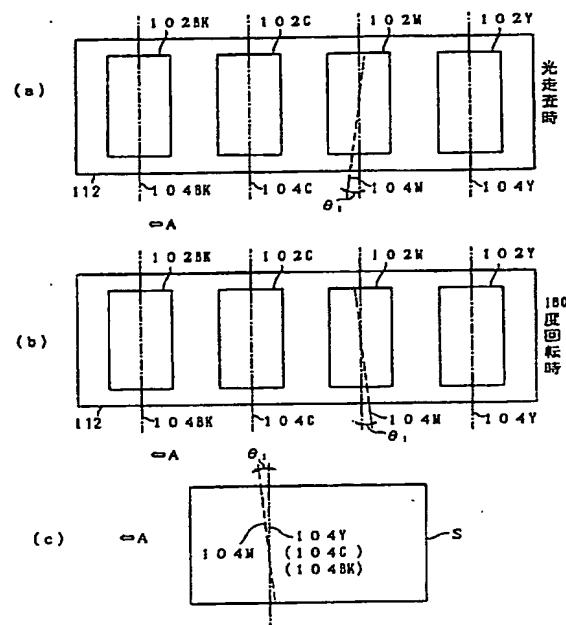
第 18 図



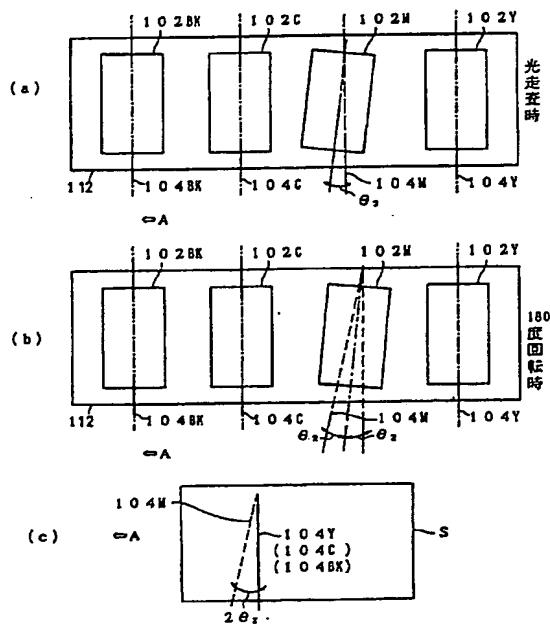
第 19 図



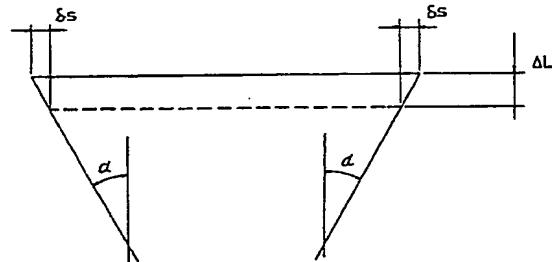
第 20 図



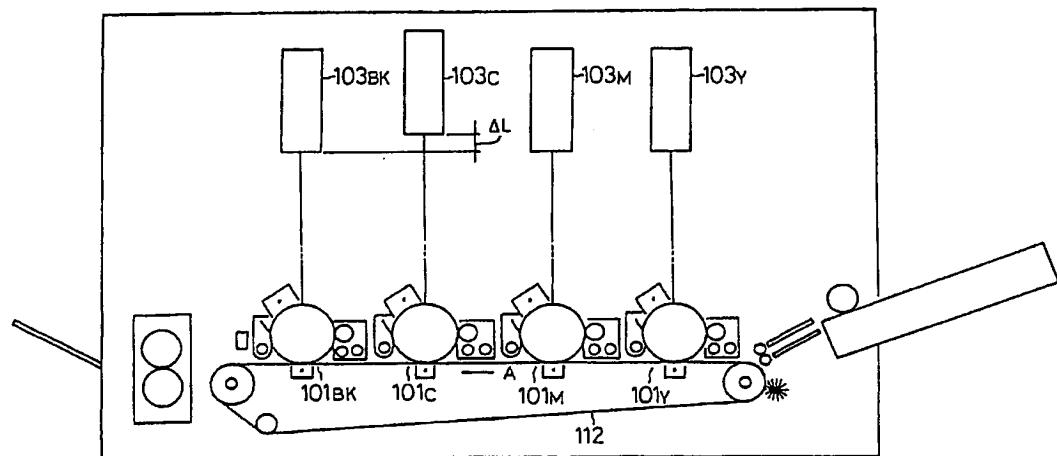
第 21 図



第 23 図



第 22 図



第 24 図

